

(19)



JAPANESE PATENT OFFICE

## PATENT ABSTRACTS OF JAPAN

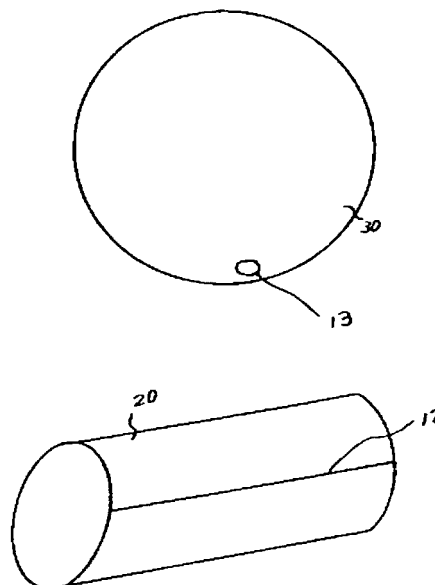
(11) Publication number: **60167426 A**(43) Date of publication of application: **30 . 08 . 85**(51) Int. Cl **H01L 21/30**(21) Application number: **59023448**(71) Applicant: **NEC CORP**(22) Date of filing: **10 . 02 . 84**(72) Inventor: **KATO TAKESHI**(54) **SEMICONDUCTOR CRYSTAL WAFER**

COPYRIGHT: (C)1985,JPO&amp;Japio

(57) Abstract:

**PURPOSE:** To determine a crystal orientation in a wafer face by positioning a mechanically processed portion such as a hole or a groove.

**CONSTITUTION:** One marking line 12 which indicates a particular crystal orientation detected by a X-ray diffraction technique is inscribed longitudinally on an Si single crystal ingot 20 whose periphery is ground. Next, the Si ingot 20 is fixed on a slice cutting apparatus with the marking line 12 referenced, and is sliced into wafers. Every time a wafer is cut, a spot hole 13 with a diameter of about 1mm and a depth of several hundreds  $\mu\text{m}$  is melted and formed at the portion on the ingot cutting face corresponding to the marking line 12 by a high- output laser beam. After the wafer 30 with the spot hole 13 is chamfered, it is polished and washed to form a mirror face silicon wafer. Concerning the wafer 30 with a uniform peripheral form, a crystal orientation in the wafer face can be determined by the spot hole 13.



## ⑫ 公開特許公報(A)

昭60-167426

⑬ Int.Cl.<sup>4</sup>

H 01 L 21/30

識別記号

庁内整理番号

Z-6603-5F

⑭ 公開 昭和60年(1985)8月30日

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 半導体結晶ウェハー

⑯ 特 願 昭59-23448

⑰ 出 願 昭59(1984)2月10日

⑱ 発 明 者 加 藤 剛 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 内 原 晋

## 明 細 書

## 1. 発明の名称

半導体結晶ウェハー

## 2. 特許請求の範囲

結晶方位を示す穴や溝等の機械加工部を有する  
ことを特徴とする半導体結晶ウェハー。

## 3. 発明の詳細な説明

## 〔技術分野〕

本発明は、特に半導体ウェハーの形状に関するものである。

## 〔従来技術〕

従来、半導体ウェハーは、第1図に示すが如く、主に円形状を有し、さらにその円周の一部をカットして該ウェハー10の結晶方位を示すように形成されている。カットされた直線状の部分11は、通常オリエンテーション・フラット(OP)と呼称されている。

このオリエンテーション・フラット11の必要性は、以下に述べる如き理由による。半導体デバイスを作製するには、半導体ウェハーは酸化、拡散、蒸着等の種々の半導体プロセスを経るが、その度に、デバイス・パターンを形成するためのPR工程を経る。デバイス・パターンは全く対称性を持たないのが通常であり、新たなパターンは既に形成されているパターンに合わせて形成される。この時、ウェハーの方向を大まかに決定するために上記のオリエンテーション・フラットを利用しているのである。さらに、このように種々の半導体プロセスを経て一枚の半導体ウェハー上には、数百から数万の半導体デバイスが作製され、最終的には個々の半導体チップとして切り出されるが、この時従来は半導体結晶のへき開性を利用する事が主であった。そのため、半導体チップは、へき開の容易な方向に揃える必要があり、その結晶方位を決定するためにオリエンテーション・フラットが利用されていた。

その他の理由としては、結晶方向による拡散不

純物の拡散異方性、エピタキシャル成長の際の埋め込みパターンシフト方向の特異性、更にはキャリア移動度の異方性等、結晶方向を明確にする必要性が多々在るからである。

しかし、従来のオリエンテーション・フラットに依る弊害も以下に述べるように存在する。一つは、千数百度の高温にもなる熱拡散や酸化、エピタキシャル成長等の半導体プロセスにおいて、オリエンテーション・フラット近傍の部位には、形状の特異性から熱ストレスが集中し、スリップ等の結晶欠陥が発生し易い。また、最近のように半導体ウェハーが大口径化するとオリエンテーション・フラット部位の材料損失も見逃がせない。また、GaAs、GaP等一部の化合物半導体では円形のウェハーも実用化されているが、化合物半導体結晶では一般にウェハー形状を一樣にすることが難かしい。

#### 〔発明の目的〕

本発明の目的は新規な形状により結晶方位を示した半導体ウェハーを提供することにある。

— 3 —

リコン・ウェハーを得る。

上記の如く方法に依れば、外周形状が均一なウェハー30においては、一点のスポット孔13によりウェハー面内の結晶方位を決定することが可能となり前記した如く問題を解決できる。また、外周形状が不均一なウェハーにおいてはスポット孔を2点形成することにより、スポット孔の位置及び距離によりウェハー面内方位を決定できる。

本発明の主旨はウェハー面上に有意性を持つ孔、傷等の特異点により、ウェハー面内の方向を決定することであり、その特異点の形状寸法等には依らないことは言うまでもない。

#### 4. 図面の簡単な説明

第1図は従来のシリコン・ウェハーを示す平面図で、10……ウェハー、11……オリエンテーション・フラットである。

第2図はシリコン単結晶インゴットを示す斜視図で、20……インゴット、12……結晶方位を示すケガキ線である。

— 5 —

#### 〔発明の構成〕

本発明は、元や薄等の機械的加工部で結晶方位を示すことを特徴とする。

#### 〔実施例〕

以下に、実施例に従って図面を用いて詳細に説明する。

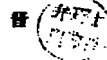
第2図は、外周研削された8i単結晶インゴット20であり、X線回折により特定の結晶方位を示すケガキ線12を一本長さ方向に記す。従来はこの時点においてオリエンテーション・フラット面が研削されていた。本発明はこの研削を施すことなく、8iインゴット20をこのケガキ線12を基準にスライス切断機に固定し、ウェハー状にスライスする。

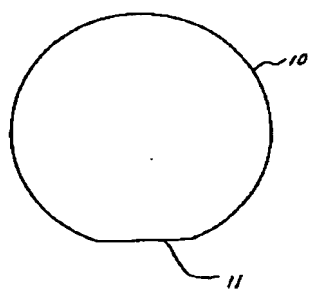
ウェハーを1枚切断する度に、高出力レーザー・ビームによりインゴット切断面のケガキ線12に対応する部位に、第3図に示すように、概そ直径1mm深さ数百μmのスポット孔13を溶融形成する。このスポット孔13を持つウェハー30に面取りを施した後、研磨・洗浄を行い、鏡面シ

— 4 —

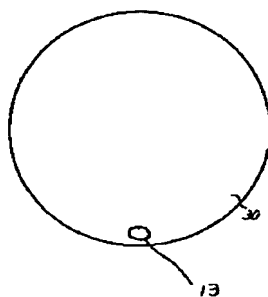
第3図は、本発明の一実施例によるシリコン・ウェハーの平面図で、30……ウェハー、13……結晶方位を示すスポット孔である。

代理人 弁理士 内 原

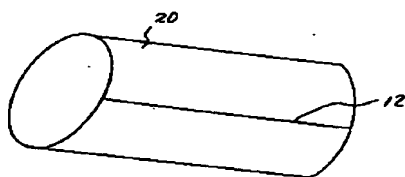




第1図



第3図



第2図